



PATENT APPLICATION

Handwritten: #1
12-19-01

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of

Satoshi TAKANO

Application No.: 09/819,690

Filed: March 29, 2001

Docket No.: 109107

For: SEMICONDUCTOR MANUFACTURING METHOD, SUBSTRATE PROCESSING METHOD, AND SEMICONDUCTOR MANUFACTURING APPARATUS

CLAIM FOR PRIORITY

Director of the U.S. Patent and Trademark Office
Washington, D.C. 20231

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

Japanese Application No. 2000-091642, filed March 29, 2000; and
Japanese Application No. 2001-060136, filed March 5, 2001.

In support of this claim, certified copies of said original foreign applications:

 x are filed herewith.
 were filed on in Parent Application No. filed .
 will be filed at a later date.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these documents.

Respectfully submitted,

Handwritten signature of Thomas J. Pardini

James A. Oliff
Registration No. 27,075

Thomas J. Pardini
Registration No. 30,411

JAO:TJP/cln
Date: May 9, 2001

OLIFF & BERRIDGE, PLC
P.O. Box 19928
Alexandria, Virginia 22320
Telephone: (703) 836-6400

**DEPOSIT ACCOUNT USE
AUTHORIZATION**
Please grant any extension
necessary for entry;
Charge any fee due to our
Deposit Account No. 15-0461



日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2000年 3月29日

出 願 番 号

Application Number:

特願2000-091642

出 願 人

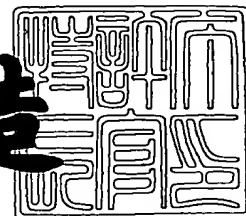
Applicant (s):

株式会社日立国際電気

2001年 4月 6日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3028617

【書類名】 特許願

【整理番号】 1990741

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/68

【発明者】

【住所又は居所】 東京都中野区東中野三丁目 1 4 番 2 0 号 国際電気株式会社内

【氏名】 高野 智

【特許出願人】

【識別番号】 000001122

【氏名又は名称】 国際電気株式会社

【代理人】

【識別番号】 100090136

【弁理士】

【氏名又は名称】 油井 透

【選任した代理人】

【識別番号】 100091362

【弁理士】

【氏名又は名称】 阿仁屋 節雄

【選任した代理人】

【識別番号】 100105256

【弁理士】

【氏名又は名称】 清野 仁

【手数料の表示】

【予納台帳番号】 013653

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体製造方法及び半導体製造装置

【特許請求の範囲】

【請求項 1】 外部との間で基板のやりとりを行うロードロック室と、基板に所定の処理を施す処理室と、前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置により基板の処理を行う半導体製造方法において、少なくとも基板が存在する室に不活性ガスを供給しつつ排気することを特徴とする半導体製造方法。

【請求項 2】 外部との間で基板のやりとりを行うロードロック室と、基板に所定の処理を施す処理室と、前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置により基板の処理を行う半導体製造方法において、前記すべての室に不活性ガスを供給しつつ排気することを特徴とする半導体製造方法。

【請求項 3】 請求項 1 または 2 記載の半導体製造方法であって、前記搬送室を介してロードロック室から処理室へ基板を搬送する際に、所定の室に不活性ガスを供給しつつ排気し、室内を所定の圧力に維持した上で基板の搬送を行うことを特徴とする半導体製造方法。

【請求項 4】 請求項 1 ～ 3 のいずれかに記載の半導体製造方法であって、前記処理室で H S G 形成工程を実施することを特徴とする半導体製造方法。

【請求項 5】 請求項 1 ～ 3 のいずれかに記載の半導体製造方法であって、前記処理室でエピタキシャル成長工程を実施することを特徴とする半導体製造方法。

【請求項 6】 外部との間で基板のやりとりを行うロードロック室と、基板に所定の処理を施す処理室と、内装した搬送ロボットにより前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置において、前記ロードロック室及び搬送室及び処理室のうちの所定の室に不活性ガスを供給する不活性ガス供給手段と、該所定の室のガスを排気するガス排気手段と、前記搬送室を介してロードロック室から処理室へ基板の搬送を行う際に、前記不活性ガス供給手段及びガス排気手段を制御して、前記所定の室に不活性ガスを供給し

つつ排気して室内を所定の圧力に維持する制御手段とを備えたことを特徴とする半導体製造装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体製造方法及び半導体製造装置に係り、特に搬送室を介してロードロック室から処理室へ基板を搬送する際の環境条件を整えることによって、不純物による汚染の影響を極力排除できるようにした半導体製造方法及び半導体製造装置に関する。

【0002】

【従来の技術】

従来、外部との間で基板のやりとりを行うロードロック室と、基板に所定の処理を施す処理室と、前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置において、搬送室内の搬送ロボットによりロードロック室から処理室へウェーハ（基板）を搬送する場合、室（以下、「チャンバ」ともいう）内の圧力は、真空ポンプの排気による到達真空下で決められており、その圧力は、0.1 Pa 以下に維持されていた。

【0003】

【発明が解決しようとする課題】

しかし、到達真空下の真空状態を維持したチャンバは、真空ポンプからのオイルの逆拡散やチャンバ構造物（搬送ロボットの軸シール材やチャンバシーリング材としてのＯリング等）からの微量の揮発不純物成分によって汚染される可能性があり、搬送中のウェーハに悪影響が及ぶおそれがあった。

【0004】

そこで、このようなチャンバの汚染を防ぐ方法として、

- (1) TMP（ターボ分子ポンプ）を利用して不純物分圧を低減する、
- (2) 搬送室内の搬送ロボットを超高真空対応化する、
- (3) チャンバシーリング材にメタルＯリングを採用する、

等の方法が考えられるが、そのような方法は、高コストで、メンテナンスが容易

でない等のデメリットがあった。

【 0 0 0 5 】

本発明は、上記事情を考慮し、ロードロック室、搬送室、処理室をクリーンな状態に保つことができ、それによって基板表面の不純物による汚染を防止するための基板搬送環境を整えることのできる、低コストでメンテナンスの容易な半導体製造方法及び半導体製造装置を提供することを目的とする。

【 0 0 0 6 】

【課題を解決するための手段】

請求項 1 の発明は、外部との間で基板のやりとりを行うロードロック室と、基板に所定の処理を施す処理室と、前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置により基板の処理を行う半導体製造方法において、うち少なくとも基板が存在する室に不活性ガスを供給しつつ排気することを特徴とする。

【 0 0 0 7 】

請求項 2 の発明は、外部との間で基板のやりとりを行うロードロック室と、基板に所定の処理を施す処理室と、前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置により基板の処理を行う半導体製造方法において、前記すべての室に不活性ガスを供給しつつ排気することを特徴とする。

【 0 0 0 8 】

請求項 3 の発明は、請求項 1 または 2 記載の半導体製造方法であって、前記搬送室を介してロードロック室から処理室へ基板を搬送する際に、所定の室に不活性ガスを供給しつつ排気し、室内を所定の圧力に維持した上で基板の搬送を行うことを特徴とする。

【 0 0 0 9 】

本発明は、搬送室を介してロードロック室から処理室へ基板を搬送する際に、室内に不活性ガス（例えば N_2 ）を供給しつつ排気することにより、室内を所定の圧力状態に維持し、その圧力下で基板の搬送を行うことで、真空ポンプからチャンバ（室）へのオイルの拡散を防止すると共に、チャンバ構造物（搬送ロボッ

トの軸シール材、Ｏリング等）からの不純物の揮発を抑制するようにしたものである。

【 0 0 1 0 】

そして、請求項１の発明では、少なくとも基板の存在する室に対して不活性ガスを供給しつつ排気し、請求項２の発明では、すべての室に不活性ガスを供給しつつ排気し、請求項３の発明では、所定の室に不活性ガスを供給しつつ排気し、所定の圧力を維持した上で基板の搬送を行うようにしている。

【 0 0 1 1 】

また、請求項４の発明は、前記処理室でＨＳＧ形成工程を実施することを特徴としている。この場合、保持する室内の圧力は従来よりも高い方がよく、例えば５０Ｐａ以上に設定するのが望ましい。

【 0 0 1 2 】

また、請求項５の発明は、前記処理室でエピタキシャル成長工程を実施することを特徴としている。この場合、保持する室内の圧力は、例えば４００～１３３３Ｐａ程度に設定するのが望ましい。

【 0 0 1 3 】

また、請求項６の発明の半導体製造装置は、外部との間で基板のやりとりを行うロードロック室と、基板に所定の処理を施す処理室と、内装した搬送ロボットにより前記ロードロック室と処理室との間で基板の搬送を行う搬送室とを備えた半導体製造装置において、前記ロードロック室及び搬送室及び処理室のうちの所定の室に不活性ガスを供給する不活性ガス供給手段と、該所定の室のガスを排気するガス排気手段と、前記搬送室を介してロードロック室から処理室へ基板の搬送を行う際に、前記不活性ガス供給手段及びガス排気手段を制御して、前記所定の室に不活性ガスを供給しつつ排気して室内を所定の圧力に維持する制御手段とを備えたことを特徴としている。

【 0 0 1 4 】

【発明の実施の形態】

以下、本発明の実施形態を図面に基づいて説明する。

図１は実施形態の半導体製造方法を実施するための半導体製造装置の概略構成

図である。この半導体製造装置は、外部との間でウェーハ（基板）のやりとりを行うロードロック室 1 と、ウェーハに所定の処理を施すウェーハ処理室 2 と、ロードロック室 1 とウェーハ処理室 2 との間でウェーハの搬送を行う搬送室 3 とを備えている。搬送室 3 には、ウェーハを搬送するための搬送ロボット（図示略）が備わっている。

【 0 0 1 5 】

ロードロック室 1、ウェーハ処理室 2、及び搬送室 3 は、それぞれ個別に真空ポンプ（ガス排気手段）4 によって真空排気できるようになっており、ロードロック室 1 と搬送室 3 間、及び搬送室 3 とウェーハ処理室 2 間は、ゲートバルブ（図示略）によって開閉可能に仕切られている。

【 0 0 1 6 】

また、ロードロック室 1 と搬送室 3 には、 N_2 ガス（不活性ガス）を供給できるように N_2 供給ラインが接続されている。また、ウェーハ処理室 2 にも同様に N_2 ガスを供給できるように N_2 供給ライン（図示略）が接続されている。さらに、ロードロック室 1 とウェーハ処理室 2 間でウェーハを搬送する際に、各 N_2 供給ライン及び真空ポンプ 4 を制御して、ロードロック室 1 と搬送室 3 とウェーハ処理室 2 のうちの所定の室に N_2 ガスを供給しつつ排気し、該所定の室内を所定の圧力に維持するための図示略の制御手段が設けられている。なお、所定の室とは、ウェーハ搬送時においては、少なくともウェーハが存在する室のことであり、例えばロードロック室 1 から搬送室 3 へのウェーハ搬送の際は、ロードロック室 1 と搬送室 3 のことであり、搬送室 3 から処理室 2 へのウェーハ搬送の際は、搬送室 3 と処理室 2 のことである。勿論、所定の室は、すべての室であってもよく、むしろこの方が搬送効率もよく好ましい。また、ウェーハ搬送時以外に、室内にウェーハがない状態で室内に N_2 ガスを供給しつつ排気すると室内が清浄な状態に保たれるので、さらに好ましい。

【 0 0 1 7 】

この半導体製造装置において、所定のウェーハ処理工程を実施する場合には、ロードロック室 1 から処理室 2 にウェーハを搬送するに当たって、予め例えばロードロック室 1 と搬送室 3 とウェーハ処理室 2 のすべての室に N_2 ガスを供給し

つつ真空ポンプ4で排気し、ロードロック室1と搬送室3とウェーハ処理室2を所定の圧力に維持する。そして、ロードロック室1と搬送室3とウェーハ処理室2を所定の圧力に維持した上でウェーハの搬送を行う。

【 0 0 1 8 】

こうすることで、真空ポンプ4からロードロック室1、処理室2、搬送室3へのオイルの拡散を防止することができると共に、チャンバ構造物（搬送ロボットの軸シール材、チャンバシーリング材としてのＯリング等）からの不純物の揮発を抑制することができ、その結果、不純物による汚染の影響を極力排除することができて、処理品質が向上する。

【 0 0 1 9 】

次に具体的な例として、表面に容量電極となるアモルファスシリコン膜が形成された基板に対してH S G (Hemi-spherical Grained Silicon) 膜を形成する半導体製造装置及び半導体製造方法について説明する。H S Gとは、膜表面に形成された起伏の激しい半球状結晶粒のことである。このH S Gの形成された膜は面積が大きくなるため、大きな容量を確保することができる。H S Gの形成技術としては、例えば特開平5-304273号公報（特許第2508948号公報）に記載のものが知られている。

【 0 0 2 0 】

図2はH S G膜を形成する半導体製造装置の平面図、図3は半導体製造装置内の反応室の縦断面図である。

半導体製造装置を示す図2において、20は搬送室であり、この搬送室20の周囲に放射状に複数の真空チャンバを構成する第1ロードロック室10、第1冷却室80、第1反応室30、第2反応室35、第2冷却室85、第2ロードロック室15が設けられ、搬送室20と第1ロードロック室10、第1反応室30、第2反応室35、第2ロードロック室15間にはそれぞれゲートバルブ40、50、60、70が設けられている。なお、搬送室20には、図示していないがウェーハ搬送ロボットが設けられている。なお、この半導体製造装置の場合は、第1反応室30、第2反応室35が請求項で言う「処理室」に相当する。

【 0 0 2 1 】

反応室を示す図 3 において、ゲートバルブ 5 0 を介して搬送室 2 0 と連結されている反応室 3 0 は、成膜に必要なガス系にモノシランガス (SiH_4) 供給用のノズル 1 3 0 を有し、ガスを単一方向から流しウェーハ 1 1 0 に対してノズル 1 3 0 とは反対方向の排気配管 1 3 5 を経由しターボ分子ポンプ 1 4 0 で吸引することにより超高真空対応となっている。 SiH_4 供給用のノズル 1 3 0 に通じる配管に流量制御弁 3 1 5 が設けられ、この流量制御弁 3 1 5 は反応室 3 0 内に供給される SiH_4 ガスの流量が所定流量となるように流量制御手段 3 1 0 によって制御される。

【 0 0 2 2 】

ウェーハ面に対しモノシランを単一方向より流すことで選択性良くウェーハ面内均一性が確保できる。これは、成長速度がジシランより遅く、HSG 形成を制御しやすいモノシランを使用しているためである。モノシランは、シリコンを含む化合物ガスの中でジシランより低温で成長するので、下地のアモルファスシリコン膜が結晶化されないようにするのに有効である。

【 0 0 2 3 】

反応室圧力を 0.5 Pa 以下と低くすると、ガス流速が速くなり、600～620℃において十分な表面反応律速によりウェーハ面内均一性が優れる。また、反応室 3 0 の構造はウェーハ 1 1 0 表面に対して対面式の分割型抵抗加熱ヒータ 2 1 0 でウェーハの上下を加熱することにより、ウェーハ面内の温度均一性を短時間で確保することが容易になっている。分割型抵抗加熱ヒータ 2 1 0 には、反応室 3 0 内の温度を所定の温度範囲内にはいるように制御する温度制御手段 3 2 0 が設けられる。

【 0 0 2 4 】

さて、半導体素子となる半導体チップの所定の容量電極部にアモルファスシリコン膜が形成されたウェーハを半導体製造装置に搬送する前に、自然酸化膜や $\text{NH}_4\text{OH} + \text{H}_2\text{O}_2 + \text{H}_2\text{O}$ のような混合液によって形成される化学酸化膜を、例えば希釈フッ酸水溶液であらかじめ洗浄し除去した後、スピンドライ乾燥機などで乾燥処理をする。乾燥処理を行った後、図 2 に示す半導体製造装置内のロードロック室 1 0 に清浄なまま素早く搬送する。清浄なまま搬送するのはクリーンルー

ム内の雰囲気による汚染や自然酸化膜の再形成を防ぐためであり、ロードロック室 1 0 に搬送するまでの間を素早く行う必要がある。この時点でアモルファスシリコン表面に汚染や自然酸化膜などが多く付着・形成していると、アモルファスシリコン表面の状態と、例えばアモルファスシリコン上に堆積した自然酸化膜表面の状態とではシリコンの結合手密度が異なるため、H S G 化されなかったり H S G の形成状態つまり H S G の粒径や密度が異なる問題が発生し、半導体装置の歩留まり低下の原因となる。

【 0 0 2 5 】

上記のようにウェーハをロードロック室 1 0 に搬送した後、ロードロック室内に高純度窒素(N_2)を供給しつつ減圧排気し（以下、これをパージという）大気を除去する。高純度窒素(N_2)を供給しながら減圧排気するのは、乾燥した窒素(N_2)のパージにより水分が十分に雰囲気中に飽和するのを満たし、また急激な減圧によりウェーハ表面やカセットなどに付着している水分（液体）がすべて水蒸気（気体）にならず、むしろ一部が気体になる際に奪われる熱により温度が低下し、氷（固体）になるのを防止するためである。氷は反応室 3 0 内に搬送後、熱により溶融し水となるため表面の一部が酸化して H S G の形成を阻害する要因となる。また、 N_2 を供給しながら減圧排気するのは、パージにより気流を設け、付着物を排出したり、排気系からの不純物等の逆拡散を防止するためでもある。またロードロック室 1 0 内の圧力を数回昇降させることにより、残留物質を最大限置換させることも有効である。

【 0 0 2 6 】

上記のようにロードロック室 1 0 の雰囲気酸素や水分などの不純物物質を除去した後、ロードロック室 1 0 と搬送室 2 0 及び反応室 3 0 のそれぞれに N_2 を供給しつつ排気し、各室の圧力を近似させ、それぞれのゲートバルブ 4 0, 5 0 を開けた後、反応室 3 0 にウェーハを搬送する。ロードロック室 1 0、搬送室 2 0、反応室 3 0 には常時窒素(N_2)が供給されつつ、排気されておりロードロック室 1 0、搬送室 2 0、反応室 3 0 内で存在・発生する不純物物質がウェーハ表面に付着しないようにしている。

【 0 0 2 7 】

この場合の装置では、反応室以外は超高真空（ 10^{-6} Pa）対応のポンプを装着していない。これは上記のようにロードロック室、搬送室については、搬送時に室内に N_2 を供給しつつ排気することにより、ウェーハ表面を清浄なまま反応室まで搬送出来るようになったことから、反応室30以外は超高真空対応のポンプを必要としなくなったからである。これにより装置は低価格になるだけでなく、処理時間も短縮できる。

【0028】

次に反応室内にて行われる過程について説明する。

【0029】

上記の通り、例えば1%フッ酸水溶液で1分間洗浄し除去した後、スピンドライ乾燥機などで乾燥処理をしたウェーハを素早くロードロック室10に搬送し、高純度窒素(N_2)にてパージしながら大気を除去する。さらにロードロック室内圧力を数回昇降させ、ロードロック室10と搬送室20及び反応室30に窒素を供給しつつ排気しながら同圧化させて、その状態、すなわち N_2 を供給しつつ排気している状態を維持したまま反応室30へ搬送する。

【0030】

まず搬送されたウェーハ110はあらかじめ設定された反応室温度 $600\sim 620^\circ\text{C}$ にて温度安定化がはかられる。この際の雰囲気は高真空もしくは窒素、不活性ガスのようなアモルファスシリコン表面と無反応の無反応性ガス雰囲気にて行われる。ただしウェーハの面内温度安定と下地アモルファスシリコンが多結晶化することによりHSG形成を阻害する要因とならないよう、温度安定と結晶化の両方を考慮すると、温度安定時間は5分間程度が望ましい。以下、上記反応室温度を保持する。

【0031】

つぎに未反応性ガス雰囲気の場合、それらを十分に取り除いた後、モノシランを毎分 $150\sim 200\text{cc}$ 、2分～2.5分間流すことによりアモルファスシリコン表面に微細な結晶核を形成（発生）させる。この結晶核の密度はウェーハ温度や核形成時間の増大と共に増加する傾向があり、またモノシラン流量を少なくした場合には核形成時間を増やす必要がある。

【0032】

最後にモノシランの供給を止め、アモルファスシリコン表面に形成した結晶核をシリコン原子のマイグレーションにより結晶核を拡大（成長）させる。この結晶粒の大きさは粒成長時間の増大と共に大きくなる傾向があり、5分間で成長がほぼ最大となるため、3～5分の間を制御する。時間が長すぎると粒と粒が結合し大きな粒となり、本工程の目的とする表面積の増加率が低下するため、時間を制御する必要がある。

【0033】

具体例として、ロードロック室10内に高純度窒素(N_2)を供給しながら減圧排気し大気置換することにより清浄なアモルファスシリコン表面を維持し、そのまま窒素(N_2)が供給されつつ排気されている搬送室20を通り N_2 が供給されつつ排気されている反応室30へ搬送したものを、上記所定の条件、例えば反応室温度610℃、温度安定時間5分、モノシラン(SiH_4)200sccm、核形成時間2分、粒成長時間3分にて行うことにより、選択性のある安定したHSGの形成、ウェーハ面内均一性の良好なHSGを形成することができた。また同様の結果を反応室温度610℃、温度安定時間5分、モノシラン150sccm、核形成時間2.5分、粒成長時間5分にてても得られている。従ってウェーハ面内均一性の優れたHSGの形成が20枚/hrとなり、縦型装置プロセスの16枚/hrよりも枚数が増え、スループットが向上できる。

【0034】

図4は、HSG形成工程において、(a)到達真空下でウェーハを搬送した場合（従来例）と、(b)窒素パージしながらウェーハを搬送した場合（本発明の実施形態）のそれぞれの結果を比較して示すSEM（走査型電子顕微鏡）写真である。

【0035】

(a)に示すように、到達真空搬送時には、ウェーハ表面の汚染によりHSG形成が不十分（表面の凸凹が小さい）であるのに対し、(b)のようにロードロック室10、搬送室20、反応室30に窒素ガスを供給しつつ排気（流量=0.5slm、その時の搬送圧力=50Paの条件で供給）しながら搬送した場合は

、良好なHSGを形成することができた。なお、50Pa以上の圧力で搬送すれば、同様の結果が得られた。

【0036】

以上においては、HSG形成工程を実施する際に本発明を適用した例を説明したが、本発明は、エピタキシャル成長工程を実施する半導体製造装置及び製造方法にも適用することができる。その場合、到達真空下で搬送した際に生じた結晶欠陥が、搬送室へのN₂供給を流量10slm、搬送圧力400～1333Paの条件とした場合に無しとなった。

【0037】

【発明の効果】

以上説明したように、本発明によれば、搬送室を介してロードロック室から処理室へ基板を搬送する際に、ロードロック室や搬送室や処理室（反応室）に不活性ガスを供給しつつ排気することにより、室内を所定の圧力状態に維持し、その圧力で基板の搬送を行うようにしたので、真空ポンプからチャンバ（室）へのオイルの拡散を防止することができると共に、チャンバ構造物（搬送ロボットの軸シール材、チャンバシーリング材としてのOリング等）からの不純物の揮発を抑制することができ、その結果、搬送中の基板表面の汚染を極力無くすことができ、半導体素子の品質、歩留まりの向上を図ることができる。しかも、チャンバ（室）に不活性ガスを供給しながら排気するという構成を付加するだけでよいので、低コストでメンテナンスの面倒も増やさずに容易に実現できる。

【図面の簡単な説明】

【図1】

本発明の実施形態に係る半導体製造装置及び半導体製造方法の概略説明図である。

【図2】

本発明の実施形態に係るHSG形成工程実施用半導体製造装置の概略平面図である。

【図3】

図2の半導体製造装置内の反応室の縦断面図である。

【図 4】

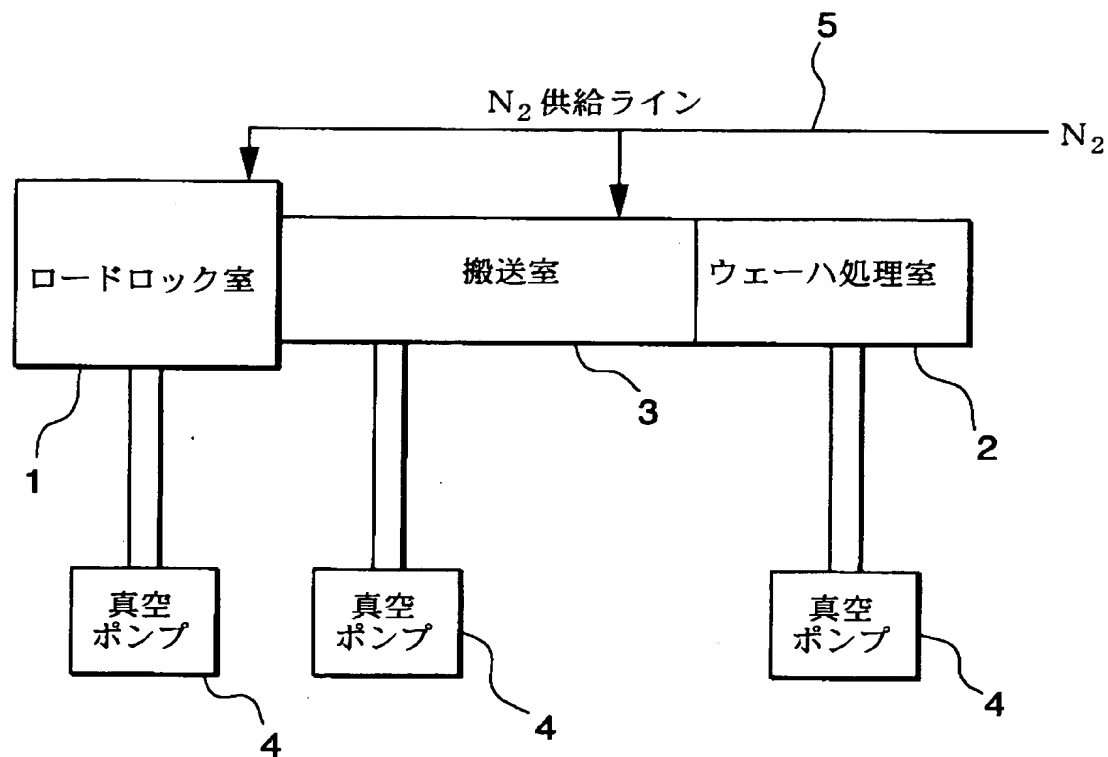
H S G 形成工程後のウェーハの S E M 写真であり、（ a ）は本発明を実施しない場合、（ b ）は本発明を実施した場合を示す図である。

【符号の説明】

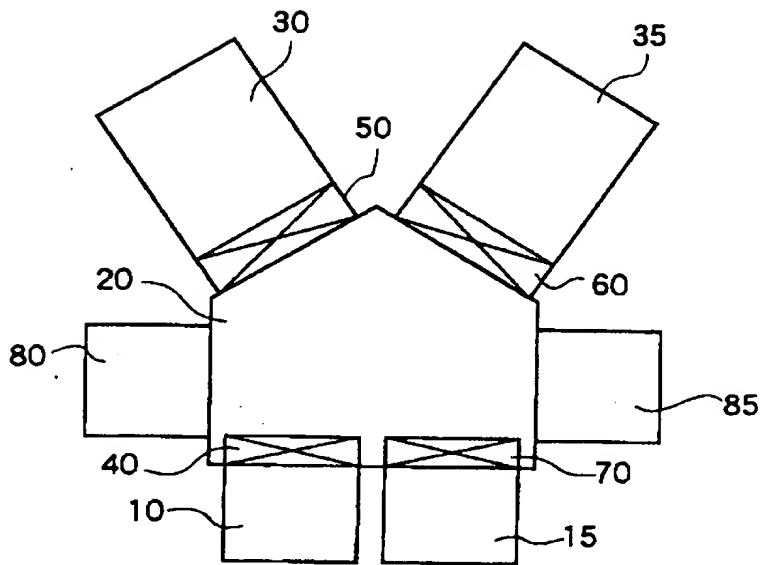
- 1 ロードロック室
- 2 処理室
- 3 搬送室
- 4 真空ポンプ（ガス排気手段）
- 5 N₂供給ライン（不活性ガス供給手段）
- 1 0 ロードロック室
- 2 0 搬送室
- 3 0 反応室（処理室）

【書類名】 図面

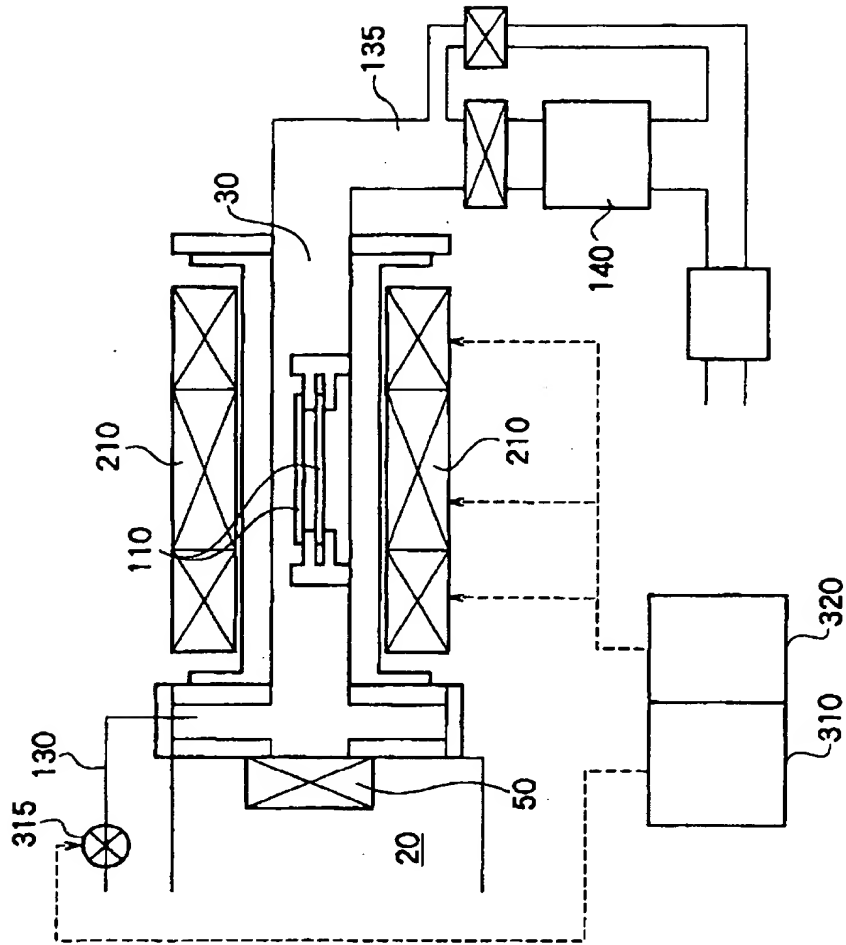
【図 1】



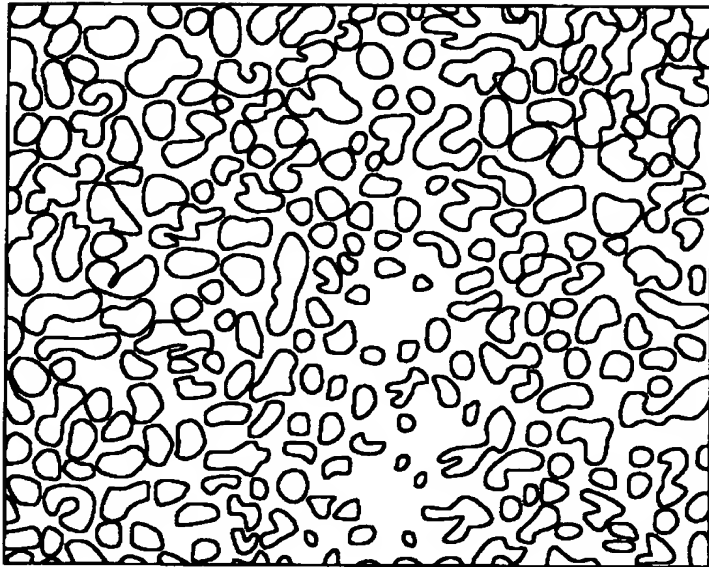
【図 2】



【図 3】

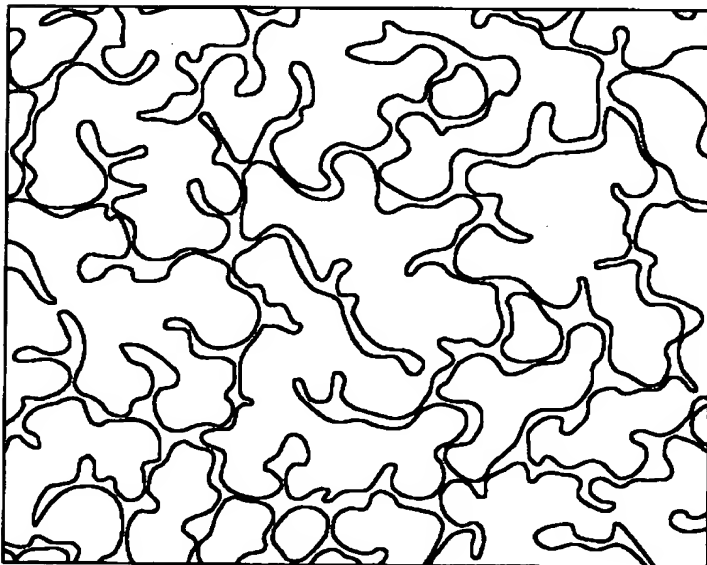


【図4】



(a) 到達真空搬送時

ウェハ表面の汚染によりHSG形成が
不十分（表面の凸凹が小さい）



(b) 窒素ガス供給時：0.5 s 1 m, 50 P a
HSG形成が十分（表面の凸凹が大きい）

【書類名】 要約書

【要約】

【課題】 基板表面の不純物による汚染を防止するために基板の搬送環境を整える。

【解決手段】 外部との間で基板のやりとりを行うロードロック室 1 と、基板に所定の処理を施す処理室 2 と、前記ロードロック室 1 と処理室 2 との間で基板の搬送を行う搬送室 3 とを備えた半導体製造装置により基板の処理を行う半導体製造方法において、搬送室 3 を介してロードロック室 1 から処理室 2 へ基板を搬送する際に、ロードロック室 1 と搬送室 3 と処理室 2 に不活性ガス (N_2) を供給しつつ排気し、所定の圧力を維持した上で基板の搬送を行う。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願2000-091642
受付番号	50000390676
書類名	特許願
担当官	第五担当上席 0094
作成日	平成12年 3月30日

<認定情報・付加情報>

【提出日】	平成12年 3月29日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000001122]

1. 変更年月日 1993年11月 1日
[変更理由] 住所変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 国際電気株式会社
2. 変更年月日 2000年10月 6日
[変更理由] 名称変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 株式会社日立国際電気
3. 変更年月日 2001年 1月11日
[変更理由] 名称変更
住 所 東京都中野区東中野三丁目14番20号
氏 名 株式会社日立国際電気